



(19)

(11) Publication number:

61296722 A

Generated Document

PATENT ABSTRACTS OF JAPAN

(21) Application number: 60138706

(51) Int'l. Cl.: H01L 21/302

(22) Application date: 25.06.85

(30) Priority:

(43) Date of application publication: 27.12.86

(71) Applicant: NEC CORP

(84) Designated contracting states:

(72) Inventor: EGUCHI KOHEI

(74) Representative:

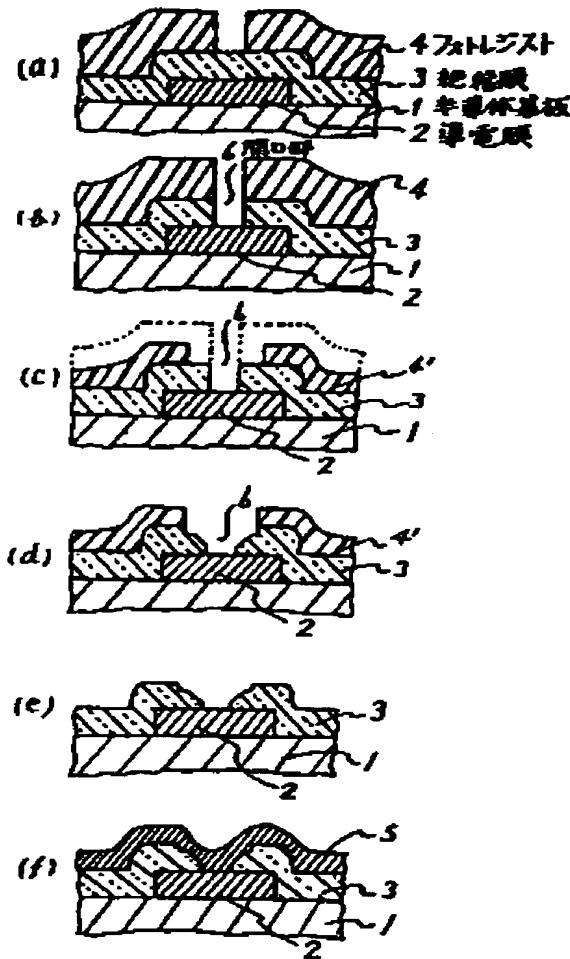
(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57) Abstract:

PURPOSE: To make a wiring satisfactorily covered without warp of a substrate and variation of element characteristics by a method wherein etching mask material is left on an insulation film except end parts when the end parts of the insulation film pattern are tapered by round etching.

CONSTITUTION: After a conductive film 2 is formed on a semiconductor substrate 1 and the whole surface is covered with an insulation film 3, a photoresist film 4 is formed. The SiO₂ film 3 is selectively removed by an anisotropic etching method with the photoresist film 4 as a mask to form an aperture 6 with a nearly vertical wall and then about 0.7μm thickness of the photoresist film is removed by a plasma etching method with O₂ gas. At that time, edges of the photoresist film 4' are also etched sidewise and are retreated to expose the top surface of the SiO₂ film of the aperture circumference. The SiO₂ film 3 is partially etched by an anisotropic etching with the remaining photoresist film 4' as a mask. At that time, the end parts of the SiO₂ film are tapered and then the wiring pattern 5 out of the conductive film is formed.

COPYRIGHT: (C)1986,JPO&Japio



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A) 昭61-296722

⑫ Int.Cl.¹
H 01 L 21/302

識別記号
厅内整理番号
M-8223-5F

⑬ 公開 昭和61年(1986)12月27日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体装置の製造方法

⑮ 特願 昭60-138706

⑯ 出願 昭60(1985)6月25日

⑰ 発明者 江口公平 東京都港区芝5丁目33番1号 日本電気株式会社内

⑱ 出願人 日本電気株式会社 東京都港区芝5丁目33番1号

⑲ 代理人 弁理士 内原晋

明細書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

半導体基板上に形成された絶縁膜上にエッチングマスク材のパターンを形成する工程と、前記エッチングマスク材をマスクにして異方性エッチング法により前記絶縁膜を選択的に除去してパターン化する工程と、前記エッチングマスク材の一部を等方性エッチング法により除去して前記絶縁膜パターンの端部を露出させる工程と、残るエッチングマスク材をマスクにして異方性エッチング法により前記絶縁膜パターンの端部に傾斜をもたせる工程を含むことを特徴とする半導体装置の製造方法。

3. 発明の詳細を説明

[産業上の利用分野]

本発明は半導体装置の製造方法に関し、特にコントラクト用の開孔等、絶縁膜のバーニング方法に関する。

[従来の技術]

LSIの高集積化、微細化に伴い、配線接続用の絶縁膜の開孔には、RIE(リアクティブエッティング)法等、寸法広がりの少ない異方性エッチングが多く用いられている。

例えば、第2図(a)に示すように、半導体基板1上に導電膜2がパターン形成され、その上に被覆された絶縁膜3に開孔部を設ける場合、予め絶縁膜3上にパターン化されたフォトレジスト膜4を形成する。

しかしながら、このあと異方性エッチング法のみを用いて第2図(b)に示すように絶縁膜3に開孔部6を形成すると、第2図(c)に示すように開孔部周囲の絶縁膜の肩の部分7が急峻な形状になる。そのため、第2図(d)に示すように、その後に形成される配線パターン5が前記肩の部分で被覆性が悪くなり、断線等の問題を引き起こし、信頼性上

好ましくない。この問題を解決する為の従来技術として、ラウンドエッチ法と称されるものがある。

すなわち、第3図(a)に示すように半導体基板1上に導電膜2、絶縁膜3およびエッチングマスク用のフォトレジスト膜4を形成し、第3図(b)に示すように異方性エッティングにより開孔部6を形成した後、第3図(c)に示すようにフォトレジスト4を除去する。その後RIE法を用いて、今度は全面に異方性エッティングを行なうと(いわゆるラウンドエッチ)、絶縁膜の肩の部分7のエッティング速度が他の部分に比べて速いという特性のために最終的に第3図(d)に示すような形状(7')となる。この方法によって、絶縁膜の肩の部分7'にテーパーがつくため、第3図(e)に示すように、その上に形成される配線5の被覆性は一応改善される。

[発明が解決しようとする問題点]

上述した従来技術としてのラウンドエッチ法には以下に述べるよう2つの欠点を有する。

まず第1点は、ラウンドエッチ時に絶縁膜表面全領域がエッティングされることから、絶縁膜は最

後エッティング法により前記絶縁膜パターンの端部に傾斜をもたせる工程を含むことを特徴とする半導体装置の製造方法である。

[実施例]

次に本発明の一実施例について図面を参照して説明する。

まず第1図(a)に示すように、半導体基板1上にパターン化された導電膜2を形成し、全面を絶縁膜(例えば $1\text{ }\mu\text{m}$ 程度のSiO₂膜)3で被覆した後、その上に $1.5\text{ }\mu\text{m}$ 厚のパターン化されたフォトレジスト膜4を形成する。ここでSiO₂膜は例えればCVD法によって形成することができ、またフォトレジスト膜パターンは例えれば東京応化(株)製のOFPR800などを用いて形成することができる。次に第1図(b)に示すように、CF₄とH₂との混合ガスを用いたRIE法の異方性エッティング法によりSiO₂膜3を部分的に除去する。この時、SiO₂膜3の平坦部表面が $0.2\text{ }\mu\text{m}$ エッティングされるようになると開口部周囲の肩の部分では傾方向で約 $0.6\text{ }\mu\text{m}$ エッティングされ、同図に示すようなテーパーができる。

次に第1図(c)に示すように、フォトレジスト膜

初に厚く形成する必要があり、これが基板のそり、電子特性の変動の原因となる。

もう1点は、肩の部分が、他の平面な領域より、エッティング速度が速いという特性から、絶縁膜の下地に導電膜による段差がある場合、段差上の絶縁膜の肩の部分(第3図(d)、(e)のAの部分)の膜厚が薄くなり、絶縁膜の下の導電膜と絶縁膜の上に形成される配線とにより大きな寄生容量が生じ問題となる。

本発明は上記2つの欠点を解消した絶縁膜のパターン化方法を提供するものである。

[問題点を解決するための手段]

本発明は、半導体基板上に形成された絶縁膜上にエッチングマスク材のパターンを形成する工程と、前記エッチングマスク材をマスクにして異方性エッティング法により前記絶縁膜を選択的に除去してパターン化する工程と、前記エッチングマスク材の一部を等方性エッティング法により除去して前記絶縁膜パターンの端部を露出させる工程と、残るエッチングマスク材をマスクにして異方性エ

プラズマエッティング法(等方性エッティング法)でフォトレジスト膜を $0.7\text{ }\mu\text{m}$ 程度除去する。この時フォトレジスト膜4'のエッジも横方向からのエッティングの為後退し、開口部周囲のSiO₂膜上面が露出する。

次に第1図(d)に示すように、残されたフォトレジスト膜4'をマスクとして、例えればCF₄とH₂との混合ガスを用いたRIE法の異方性エッティング法によりSiO₂膜3を部分的に除去する。この時、SiO₂膜3の平坦部表面が $0.2\text{ }\mu\text{m}$ エッティングされるようになると開口部周囲の肩の部分では傾方向で約 $0.6\text{ }\mu\text{m}$ エッティングされ、同図に示すようなテーパーができる。

次に第1図(e)に示すように、フォトレジスト膜を除去する。ついで第1図(f)に示すように、Al等の導電膜による配線パターン5を形成する。前記テーパーのために、配線パターン5の被覆性は良好であり、かつ開口部以外の領域におけるSiO₂膜の膜厚は減少しない。

[発明の効果]

以上説明したように、本発明はラウンドエッチにより絶縁膜パターンの端部に傾斜(テーパー)をつける際に、端部以外の絶縁膜上にはエッチングマスク材が存在するため、絶縁膜の膜厚の減少がない。したがって、絶縁膜を予め必要以上に厚く形成しておく必要がないので、厚くすることによる半導体基板のそりや第子特性の変動を引き起こすことなく、配線の被覆性を良くすることができる。また、絶縁膜に下層の導電膜に基づく段差がある場合でも、段部の絶縁膜がラウンドエッチ時に薄くならないので、寄生容量も大きくならない。

4. 図面の簡単な説明

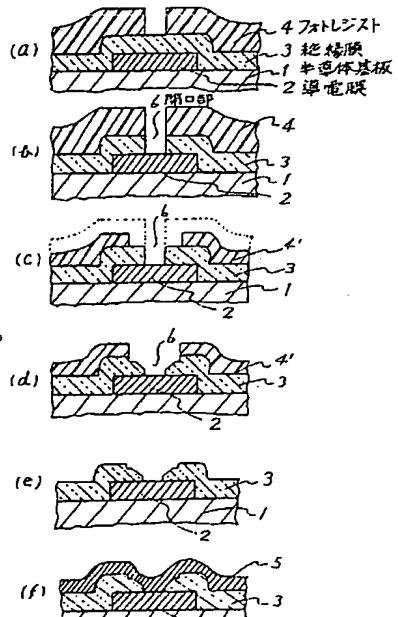
第1図(a)～(f)は本発明の一実施例を工程順に示した断面図、第2図(a)～(d)および第3図(a)～(e)はそれぞれ従来法を工程順に示した断面図である。

1……半導体基板、2……導電膜、3……SiO₂膜等の絶縁膜、4，4'……フォトレジスト膜、5……Al等の導電膜(配線パターン)6……絶縁膜の開口部、7，7'……絶縁膜の開口部周囲の

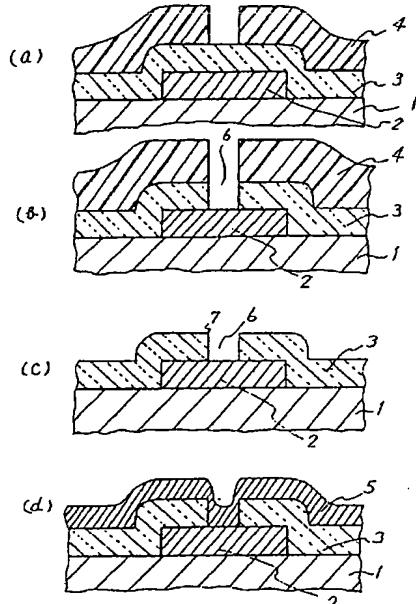
肩部分(上端部)。

代理人弁理士内原

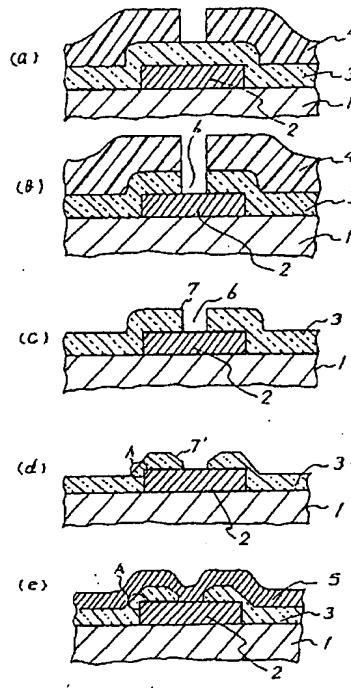
晋



第1図



第2図



第3圖